

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of: **Masato SUGA**

Group Art Unit: **Not Yet Assigned**

Serial No.: **Not Yet Assigned**

Examiner: **Not Yet Assigned**

Filed: **March 16, 2004**

For: **SEMICONDUCTOR INTEGRATED CIRCUIT DEVICE HAVING DIAGONAL
DIRECTION WIRING AND LAYOUT METHOD THEREFOR**

CLAIM FOR PRIORITY UNDER 35 U.S.C. 119

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Date: March 16, 2004

Sir:

The benefit of the filing date of the following prior foreign application is hereby requested for the above-identified application, and the priority provided in 35 U.S.C. 119 is hereby claimed:

Japanese Appln. No. 2003-181108, filed June 25, 2003

In support of this claim, the requisite certified copy of said original foreign application is filed herewith.

It is requested that the file of this application be marked to indicate that the applicant has complied with the requirements of 35 U.S.C. 119 and that the Patent and Trademark Office kindly acknowledge receipt of said certified copy.

In the event that any fees are due in connection with this paper, please charge our Deposit Account No. 01-2340.

Respectfully submitted,

ARMSTRONG, KRATZ, QUINTOS,
HANSON & BROOKS, LLP

William L. Brooks
William L. Brooks

Attorney for Applicant
Reg. No. 34,129

WLB/jaz
Atty. Docket No. **040068**
Suite 1000
1725 K Street, N.W.
Washington, D.C. 20006
(202) 659-2930



23850

PATENT TRADEMARK OFFICE

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 6 月 2 5 日
Date of Application:

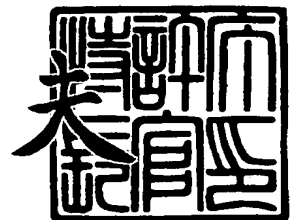
出 願 番 号 特 願 2 0 0 3 - 1 8 1 1 0 8
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 1 8 1 1 0 8]

出 願 人 富 士 通 株 式 会 社
Applicant(s):

2 0 0 3 年 1 2 月 2 2 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康



出証番号 出証特 2 0 0 3 - 3 1 0 6 4 6 3

【書類名】 特許願

【整理番号】 0340440

【提出日】 平成15年 6月25日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/82

【発明の名称】 斜め方向配線を有する半導体集積回路装置及びそのレイアウト方法

【請求項の数】 9

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社内

【氏名】 須賀 真人

【特許出願人】

【識別番号】 000005223

【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100094525

【弁理士】

【氏名又は名称】 土井 健二

【選任した代理人】

【識別番号】 100094514

【弁理士】

【氏名又は名称】 林 恒徳

【手数料の表示】

【予納台帳番号】 041380

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9704944

【プルーフの要否】 要

【書類名】

明細書

【発明の名称】 斜め方向配線を有する半導体集積回路装置及びそのレイアウト方法

【特許請求の範囲】

【請求項 1】 複数の回路素子とそれらを接続する複数の配線とを有する半導体集積回路装置において、

第 1 の配線層に形成され、水平又は垂直に延び、第 1 の最小配線幅を有する直交配線と、

前記第 1 の配線層と異なる第 2 の配線層に形成され、前記直交配線に対して斜め方向に延び、前記第 1 の最小配線幅と同等の第 2 の最小配線幅を有する斜め配線と、

前記直交配線と前記斜め配線とが重なる点に形成され、前記直交配線と前記斜め配線とを接続し、前記第 1 または第 2 の配線幅以下のサイズを有するビアとを有し、

前記斜め配線又は直交配線のいずれか一方が、前記ビアが形成される位置に、配線幅が前記第 1 または第 2 の最小配線幅より拡大する拡大配線幅領域を有することを特徴とする半導体集積回路装置。

【請求項 2】 請求項 1 において、

前記ビアは、1 辺の長さが前記第 1 または第 2 の最小配線幅より短い矩形形状を有し、当該矩形が前記斜め配線または直交配線のいずれか一方の配線と同じ方向を有し、いずれか他方の配線が前記拡大配線幅領域を有することを特徴とする半導体集積回路。

【請求項 3】 複数の回路素子とそれらを接続する複数の配線とを有する半導体集積回路の配線レイアウト方法において、

第 1 の配線層に形成され、水平又は垂直に延び、第 1 の最小配線幅を有する直交配線データを発生する工程と、

前記第 1 の配線層と異なる第 2 の配線層に形成され、前記直交配線に対して斜め方向に延び、前記第 1 の最小配線幅と同等の第 2 の最小配線幅を有する斜め配線データを発生する工程と、

前記直交配線と前記斜め配線とが重なる点に、前記第 1 または第 2 の配線幅以下のサイズを有するビアと、前記第 1 の配線層に形成され前記ビアより大きい第 1 のビア座布団導電層と、前記第 2 の配線層に形成され前記ビアより大きい第 2 のビア座布団導電層とからなるビア形状データを発生する工程とを有し、

前記第 1 または第 2 のビア座布団導電層が前記直交配線または斜め配線の最小配線幅より大きいことを特徴とする半導体装置の配線レイアウト方法。

【請求項 4】請求項 3 において、

前記ビアは、1 辺の長さが前記第 1 の最小配線幅より短い第 1 の矩形形状を有し、

前記第 1 及び第 2 のビア座布団導電層が、前記第 1 の矩形より大きな第 2 の矩形形状を有し、当該第 2 の矩形が前記直交配線と同じ方向を有し、

前記斜め配線が前記第 2 のビア座布団導電層によってその配線幅が前記第 2 の最小配線幅より拡大する拡大配線幅領域を有することを特徴とする半導体装置のレイアウト方法。

【請求項 5】複数の回路素子とそれらを接続する複数の配線とを有する半導体集積回路装置において、

ピッチ P を有し水平又は垂直方向に延びる基準格子上に形成され、前記ピッチ P 以上の間隔で配置された直交配線と、

前記直交配線に対して 45° 又は 135° 傾いた斜め配線とを有し、

前記斜め配線は、前記基準格子の格子点上に形成される第 1 の斜め配線と、前記基準格子に対して $P/2$ ずれた $1/2$ 格子と前記基準格子とが交差する $1/2$ 格子点上に形成される第 2 の斜め配線とを有し、更に、当該第 1 及び第 2 の斜め配線が、前記ピッチ P に対して $(1.5/\sqrt{2}) \times P$ 以上の間隔で配置されていることを特徴とする半導体集積回路装置。

【請求項 6】請求項 5 において、

前記斜め配線の最小線幅は、前記直交配線の最小線幅とほぼ同じであることを特徴とする半導体集積回路装置。

【請求項 7】複数の回路素子とそれらを接続する複数の配線とを有する半導体集積回路の配線レイアウト方法において、

第1の配線層に、ピッチPを有し水平又は垂直方向に延びる基準格子上に、前記ピッチP以上の間隔で直交配線データを生成する工程と、

前記直交配線に対して 45° 又は 135° 傾いた斜め配線データであって、前記基準格子の格子点上に形成される第1の斜め配線データと、前記基準格子に対して $P/2$ ずれた $1/2$ 格子と前記基準格子とが交差する $1/2$ 格子点上に形成される第2の斜め配線データとを、前記第1の配線層と異なる第2の配線層に生成する工程とを有し、

前記第1及び第2の斜め配線が、前記ピッチPに対して $(1.5/\sqrt{2}) \times P$ 以上の間隔で配置されることを特徴とする半導体集積回路の配線レイアウト方法。

【請求項8】請求項7において、

前記直交配線データは、第1の最小線幅を有し、前記斜め配線データは、前記第1の最小線幅と同等の第2の最小線幅を有することを特徴とする半導体集積回路の配線レイアウト方法。

【請求項9】請求項8において、

更に、前記直交配線と前記斜め配線とが重なる点に、前記第1または第2の配線幅以下のサイズを有するビアと、前記第1の配線層に形成され前記ビアより大きい第1のビア座布団導電層と、前記第2の配線層に形成され前記ビアより大きい第2のビア座布団導電層とからなるビア形状データを発生する工程を有し、

前記第1または第2のビア座布団導電層が前記直交配線または斜め配線の最小配線幅より大きいことを特徴とする半導体装置の配線レイアウト方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、斜め方向配線を有する半導体集積回路装置及びそのレイアウト方向に関し、特に、斜め方向配線の幅を狭くすることができ、それにより斜め方向配線の密度を高くすることができる半導体集積回路装置及びそのレイアウト方法に関する。

【0002】

【従来の技術】

半導体集積回路装置（LSI）は、半導体基板に形成された複数の回路素子間を基板上の多層配線層内の配線で接続して大規模な回路を構成する。この多層配線層内の配線は膨大な数に及ぶため、通常、マニュアルによるレイアウトではなく、コンピュータプログラムによる自動レイアウトツールにより自動レイアウトされる。この自動レイアウトツールによる設計では、垂直方向及び水平方向に延びる配線を組み合わせて、回路素子間の接続配線を形成する。

【0003】

この自動レイアウト方法は、グリッドアーキテクチャーとプリファードディレクションとをベースとする。グリッドアーキテクチャーでは、水平方向と垂直方向に一定のピッチで定義された基準格子（スタンダードグリッド）に沿って水平方向及び垂直方向の配線を形成する。そのため、配線は全て基準格子上に配置され、格子ピッチの整数倍の間隔で配置されて、よって、データ処理や配線検索などのアルゴリズムを単純化することができる。一方、プリファードディレクションでは、第1の配線層は垂直方向のみの配線を形成し、その上層または下層の第2の配線層は水平方向のみの配線を形成するアーキテクチャーであり、各配線層内の配線方向を限定的にすることにより、自動レイアウトのアルゴリズムを単純化することができる。

【0004】

上記のレイアウト・アーキテクチャでは、配線が必ず格子上に位置し、且つ異なる層の配線を接続する接続点が格子点上に位置することになり、自動レイアウトのアルゴリズムを単純化できるメリットを有する。

【0005】

しかしながら、このアーキテクチャーは水平方向と垂直方向の配線の組合せのみで回路素子間を接続するので、配線長が長くなりがちであり配線構造に起因する遅延時間が大きくなり、信号のタイミングの制約が厳しいクリティカルパスの形成が困難になる場合がある。そこで、近年において、基準格子に対して45°または135°傾いた斜め配線を許可するアーキテクチャーが提案されている。例えば、特許文献1、2などである。

【0006】

斜め配線の形成を許可することにより、配線長を短くすることが可能になり、クリティカルパスの形成のフレキシビリティを増大することができ、自動レイアウトにおけるレイアウト能力を大幅に向上させることができる。

【0007】

特許文献1によれば、水平方向と垂直方向の基準配線格子に加えて、その配線格子のピッチ P に対して、 $\sqrt{2}P$ のピッチを有する斜め配線格子を設け、斜め配線格子の上に斜め配線を形成することが提案されている。この方法によれば、基準配線格子の格子点と斜め配線格子の格子点とが一致するので、異なる配線層間の接続を行うビアの位置をその格子点上にのみ限定することができ、自動レイアウトのアルゴリズムを単純化することができる。

【0008】

また、特許文献2によれば、上記と同様の斜め配線格子を採用し、水平または垂直配線と斜め配線とが重なり合う接続点において、水平または垂直配線の配線幅を有する第1の導電層と、斜め配線の配線幅を有する第2の導電層と、第1の及び第2の導電層間のビアとを有する接続パターンを設定することが提案されている。つまり、水平または垂直配線幅 W に対して、斜め配線幅を $\sqrt{2}W$ にし、それに伴って、ビア形状は水平または垂直配線側は幅 W にし、斜め配線側は幅 $\sqrt{2}W$ にすることが提案されている。

【0009】

図1は、上記特許文献1で提案されている斜め配線の一例を示す図である。図中、一点鎖線が基準格子と斜め格子とに対応し、基準格子の上に垂直方向の配線10が形成され、斜め格子の上に斜め配線12が形成される。また、基準格子のピッチ P に対して斜め格子のピッチを $\sqrt{2}P$ にすることで、両格子の格子点が一致し、その一致した格子点にビア14が形成される。

【0010】

図2は、グリッドレスアーキテクチャーを示す図である。このアーキテクチャーでは、斜め配線用の格子のピッチも基準格子のピッチ P と等しくして、斜め配線の密度を高くすることができるものの、両格子の格子点が全く一致しないので

、自動レイアウトのアルゴリズムが複雑になり、現実的ではなく好ましくない。

【0011】

【特許文献1】

特開 2000-82743 号公報

【0012】

【特許文献2】

特開 2001-142931 号公報

【0013】

【発明が解決しようとする課題】

図1に示したとおり、上記の特許文献1、2のアーキテクチャーでは、斜め配線の配線幅が水平及び垂直配線の幅 W の $\sqrt{2}$ 倍もあり、更に、斜め配線のピッチが基準配線格子のピッチ P の $\sqrt{2}$ 倍もあり、斜め配線の配線密度が低くなるという問題を有する。つまり、水平及び垂直配線の配線幅 W は回路設計上の最小線幅に設定され、それに伴って、基準配線格子のピッチ P も回路設計上の最小ピッチに設定されているにもかかわらず、斜め配線については、その最小線幅及び最小ピッチに対応することができず、配線密度において無駄が多くなっている。

【0014】

図3は、上記特許文献2に示された接続点の構造を示す図である。図3(A)には、下層に形成された垂直配線10と上層に形成された斜め配線12とが交差する位置にビア形状14が形成されている。このビア形状の構造を分解すると、図3(B)の下層配線10と、図3(C)の上層配線12と、図3(D)のビア形状14とになる。更に、ビア形状14は、下層のビア座布団導電層14Aと、上層のビア座布団導電層14Bと、それらを接続するビア14Cとで構成される。

【0015】

上記特許文献2によれば、下層のビア座布団導電層14Aは下層配線10と同じ配線幅 W の正方形に、上層のビア座布団導電層14Bは上層配線12と同じ配線幅 $\sqrt{2}W$ の正方形に形成され、それにより、ビア14Cの幅 V の両側に位置合わせマージンが確保されている。

【0016】

このように、上記特許文献2によるアーキテクチャーでは、斜め配線の配線幅が大きくなり、それに伴って配線密度を高くすることができず、高集積化の実現が困難になる。

【0017】

そこで、本発明の目的は、斜め配線においても水平・垂直配線と同様の最小線幅で最小ピッチを採用することができる配線アーキテクチャーを提供することにある。

【0018】

更に、本発明の目的は、斜め配線の配線密度を向上させた半導体集積回路装置とそのレイアウト方法を提供することにある。

【0019】

【課題を解決するための手段】

上記の目的を達成するために、本発明の第1の側面は、
複数の回路素子とそれらを接続する複数の配線とを有する半導体集積回路装置において、

第1の配線層に形成され、水平又は垂直に延び、第1の最小配線幅を有する直交配線と、

前記第1の配線層と異なる第2の配線層に形成され、前記直交配線に対して斜め方向に延び、前記第1の最小配線幅と同等の第2の最小配線幅を有する斜め配線と、

前記直交配線と前記斜め配線とが重なる点に形成され、前記直交配線と前記斜め配線とを接続し、前記第1または第2の配線幅以下のサイズを有するビアとを有し、

前記斜め配線又は直交配線のいずれか一方が、前記ビアが形成される位置に、配線幅が前記第1または第2の最小配線幅より拡大する拡大配線幅領域を有することを特徴とする。

【0020】

上記の第1の側面によれば、斜め配線の配線幅を水平又は垂直に延びる直交配

線の配線幅と同等にして斜め配線の配線密度を高くすることができ、更に、直交配線と斜め配線とを接続するビアの位置では斜め配線（又は直交配線）に拡大配線幅領域が設けられているので、ビアと斜め配線との接続マージンが十分確保され、適切な接続用のビア形状を提供することができる。

【0021】

上記の目的を達成するために、本発明の第2の側面は、
複数の回路素子とそれらを接続する複数の配線とを有する半導体集積回路装置において、

ピッチPを有し水平又は垂直方向に延びる基準格子上に形成され、前記ピッチP以上の間隔で配置された直交配線と、

前記直交配線に対して 45° 又は 135° 傾いた斜め配線とを有し、

前記斜め配線は、前記基準格子の格子点上に形成される第1の斜め配線と、前記基準格子に対して $P/2$ ずれた $1/2$ 格子と前記基準格子とが交差する $1/2$ 格子点上に形成される第2の斜め配線とを有し、更に、当該第1及び第2の斜め配線が、前記ピッチPに対して $(1.5/\sqrt{2}) \times P$ 以上の間隔で配置されていることを特徴とする。

【0022】

上記第2の側面によれば、斜め配線の最小間隔を $1.5/\sqrt{2}P \approx 1.06P$ と、直交配線の最小間隔Pと同程度にすることができ、斜め配線の配線密度を高くすることができる。更に、斜め配線が基準格子の格子点上と、基準格子と $1/2$ 格子（ハーフグリッド）とが交差する $1/2$ 格子点上とに形成されるので、異なる配線層の斜め配線と直交配線とを接続するビアの位置を、基準格子の格子点と $1/2$ 格子点とに限定することができ、自動レイアウトのアルゴリズムを簡単化することができる。

【0023】

上記第2の側面において、好ましい実施例では、前記斜め配線の最小線幅は、前記直交配線の最小線幅とほぼ同じであることを特徴とする。この実施例では、斜め配線が、直交配線とほぼ同じ最小配線幅で且つほぼ同じ最小配線ピッチであるので、斜め配線の配線密度を直交配線の配線密度と同程度に高くすることがで

きる。

【0024】

【発明の実施の形態】

以下、図面を参照して本発明の実施の形態例を説明する。しかしながら、本発明の保護範囲は、以下の実施の形態例に限定されるものではなく、特許請求の範囲に記載された発明とその均等物にまで及ぶものである。

【0025】

図4は、第1の実施の形態における配線構造を示す図である。図4（A）には、垂直方向に延びる直交配線10と、それに対して 45° または 135° 傾いた斜め配線12と、その交差点に設けられたビア形状（Via figure）14とが示されている。本実施の形態では、水平又は垂直方向に延びる直交配線10の最小配線幅Wに対して、斜め配線12の最小配線幅もそれと同等のWである。また、異なる配線層にそれぞれ形成された直交配線10と斜め配線12とが交差する位置に設けられるビア形状14は、直交配線10の最小配線幅W以下のサイズである。

【0026】

図4（B）は斜め配線12を示し、図4（C）は直交配線10を示し、図14（D）はビア形状14を示す。ビア形状14は、図4（D）の分解図に示されるように、配線幅Wよりも小さいサイズVのビア14Cと、そのビア14Cと接続される下層側のビア座布団導電層14A及び上層側のビア座布団導電層14Bとで構成される。ビア14Cが矩形、望ましくは正方形の形状をなし、両ビア座布団導電層14A、14Bはそれと相似形でより大きなサイズの矩形をなす。配線幅Wに対してビア14Cの矩形の一辺の長さがV（ $<W$ ）に設定され、ビア14CのサイズVにその周囲の位置合わせマージンXを加えた長さ $V+2X$ が、直交配線10の配線幅Wと等しく（ $V+2X=W$ ）なるように設計されている。そして、ビア座布団導電層14A、14Bは、一辺が $V+2X$ に設定されている。図4の例では、下層のビア座布団導電層14Aが、直交配線10と同じ方向になるように配置され、その結果、上層のビア座布団導電層14Bの方向は、斜め配線12とは 45° 傾いている。

【0027】

なお、ビア形状14とは、自動レイアウト上の仮想的な形状であり、半導体集積回路装置においては、ビア座布団導電層14A、14Bは、それぞれ直交配線10と斜め配線12と合体して実際の配線として形成される。即ち、自動レイアウト上では、下層の導電層内に直交配線10のデータが形成され、上層の導電層内に斜め配線12のデータが形成され、そして、ビア形状14のデータが、直交配線10と斜め配線12との交差点に追加される。ビア形状14のデータは、ビア座布団導電層14A、14Bのデータとビア14Cのデータとからなる。従って、ビア形状14のデータが追加されると、下層のビア座布団導電層14Aは下層の直交配線10と合体し（図4（C）参照）、上層のビア座布団導電層14Bは上層の斜め配線12と合体する（図4（B）参照）。

【0028】

ビア形状14が前述のサイズに設定されているため、ビア座布団導電層14A、Bと同じ方向の直交配線10の形状は、最小配線幅Wを維持した形状となる。それに対して、ビア座布団導電層と45°傾いている斜め配線12の形状は、直交配線10と重なる位置において、ビア座布団導電層14Bによりその配線幅Wが一部拡大する拡大配線幅領域12EXが形成される。この拡大配線幅領域12EXは、配線幅Wに対して $\sqrt{2}W$ の拡大幅を有する。従って、斜め配線12の最小配線幅Wを直交配線10の最小配線幅Wと同等にして、直交配線10の配線幅Wに適合するビア14Cを設けても、斜め配線12とビア14Cとの間に適切な位置合わせマージンXを確保したビア座布団導電層14Bを設けることができる。つまり、図3で示したように、斜め配線の配線幅を $\sqrt{2}W$ と太くする必要はなく、よって、斜め配線の配線ピッチも狭くすることができ、斜め配線の配線密度を上げることができる。

【0029】

図5は、更に第1の実施の形態におけるビア形状を示す図である。図5（A）は、図4（A）と同様に下層の直交配線10と上層の斜め配線12との交差位置にビア形状14が設けられている。図5（B）はその拡大図であり、図5（C）はビア形状14の水平方向の断面図である。この断面図に示されるとおり、ビア

形状 14 は、直交配線 10 と同じ下層に位置するビア座布団導電層 14 A と、斜め配線 12 と同じ上層に位置するビア座布団導電層 14 B と、それらを接続するビア 14 C から構成される。そして、正方形などの矩形で 1 辺の長さが V のビア 14 C に対して、ビア座布団導電層 14 A, B は、ビア 14 C の両側にマージン X を加えた $V + 2X$ を 1 辺の長さとする。このビア座布団導電層の長さ $V + 2X$ は、配線幅 W と等しくなるように設計されている。

【0030】

図 5 の例では、ビア形状 14 の方向が直交配線 10 の方向と一致し、それに伴い、図 5 (D) に示されるとおり斜め配線 12 にビア座布団導電層 14 B が追加されて、斜め配線 12 には、配線幅が一部拡大する拡大配線幅領域 12 E X が形成される。

【0031】

図 6 は、更に第 1 の実施の形態における別のビア形状を示す図である。この例では、ビア形状 14 の方向が斜め配線 12 の方向と一致する。それに伴って、ビア座布団導電層 14 A が追加されることに伴い、直交配線 10 に、配線幅が一部拡大する拡大配線幅領域 10 E X が形成される。従って、斜め配線 12 にはビア座布団導電層 14 B が追加されても拡大配線幅領域は形成されない。それ以外は、図 5 の例と同じである。

【0032】

このように、直交配線と斜め配線とを共に最小線幅 W またはそれと同等の幅にし、ビア形状 14 のビアサイズ V は、最小配線幅 W 以下に、好ましくはマージン X だけ最小線幅 W より小さくし、ビア形状 14 が直交配線又は斜め配線の一方の配線の配線幅内に納まるようにする。但し、他方の配線には部分的に配線幅が拡大する拡大配線幅領域を形成して、他方の配線の配線幅よりもビア形状の斜め方向（対角線方向）のサイズが大きくなることに伴う不都合を解決している。このように、ビアが形成される位置のみ部分的に拡大配線幅領域を設けて斜め配線を最小線幅 W にすることで、斜め配線の最小ピッチを狭くすることができ、斜め配線の配線密度を高くすることができる。

【0033】

図7は、第1の実施の形態における配線レイアウトのフローチャート図である。論理設計により生成されたネットリストのデータが配線レイアウトツールをインストールしたコンピュータに与えられ、配線レイアウトツールの自動配線プログラムが、ネットリストに含まれる回路素子間の接続配線のレイアウトを行う（S1）。この配線レイアウト工程では、例えば、第1の配線層上にX方向配線データを生成し、必要に応じて斜め配線データも生成し、また、第1の配線層と異なる第2の配線層上にY方向配線データを生成し、必要に応じて斜め配線データも生成する（S10）。この状態では、配線レイアウトツールは、それぞれの配線データを生成する。そして、第1及び第2の配線層間で必要な接続位置を検出し（S11）、その接続位置に図5で説明したビア形状データを追加する（S12）。ビア形状は、前述の通りX方向又はY方向の直交配線側のビア座布団導電層と、斜め配線側のビア座布団導電層と、それらを接続するビアとからなる。また、異なる配線層に生成された斜め配線どうしを接続する場合も、同様のビア形状が追加される。このビア形状の追加に伴い、斜め配線の一部に前述の配線幅拡大領域が生成される。

【0034】

自動レイアウト工程S1により回路素子間を接続する配線データが生成された後、その生成された配線に付随する抵抗成分Rと容量成分Cとが抽出される（S2）。抵抗成分Rは主に配線の太さと長さに依存し、容量成分Cは主に配線と上下左右を含む周囲の導電層との寄生容量に依存する。RC抽出工程S2により配線の抵抗成分Rと容量成分Cとが求められた後、各配線のデレイ時間が計算され（S3）、配線レイアウトされたLSIのタイミング検証が行われる（S4）。このタイミング検証工程では、あるゲートの出力信号がその出力端子に接続された配線の遅延時間を経由して、次段のゲートの入力端子に供給された時に、適切な動作が可能かなどをチェックする。タイミング検証工程S4を行うためには、各配線のデレイ時間を抽出しておく必要がある。

【0035】

タイミング検証工程S4で正常に動作することが確認されなければ、再度配線レイアウト工程S1からやり直しされる。一方、正常に動作することが確認され

れば、レイアウト工程は終了する。

【0036】

上記のビア形状を利用することで、斜め配線の最小配線幅を直交配線の最小配線幅と同等にしても、それらを接続するビアを適切な接続状態にすることができる。そして、斜め配線を直交配線と同等の最小配線幅にすることにより、斜め配線の配線密度も直交配線の配線密度と同等にすることができる。つまり、斜め配線の最小間隔を直交配線の最小間隔と同程度にすることができる。

【0037】

図8は、第2の実施の形態における斜め配線のレイアウト・アーキテクチャを説明する図である。図8には、直交配線が配置される水平方向（X方向）と垂直方向（Y方向）に延びる基準格子20（図中実線）と、その基準格子20に対してそのピッチPの半分ピッチ $P/2$ ずれた $1/2$ 格子22（図中波線）とが示されている。本実施の形態では、斜め配線は直交配線に対して 45° または 135° の角度で傾いている。更に、斜め配線は、基準格子20の格子点21（図中黒丸）上に配置される第1の斜め配線12Aと、基準格子20（実線の格子）と $1/2$ 格子22（波線の格子）とが交差する $1/2$ 格子点23（図中白丸）上に配置される第2の斜め配線12Bとを有する。そして、斜め配線12A、12B間の最小間隔が、ピッチPに対して $(1.5/\sqrt{2}) \times P$ に設定されている。つまり、斜め配線間の間隔は、 $(1.5/\sqrt{2}) \times P$ 以上になる。

【0038】

図8中には、全ての斜め配線が最小間隔で配置されているので、第1の斜め配線12Aと第2の斜め配線12Bとが交互に配置される。第1の斜め配線12Aは、基準格子20の格子点21上に配置されるので、第1の斜め配線が連続して配置される場合は、その間隔は $\sqrt{2}P$ になり、同様に、第2の斜め配線12Bは、 $1/2$ 格子点23上に配置されるので、第2の斜め配線が連続して配置される場合は、その間隔も $\sqrt{2}P$ になる。しかし、第1の斜め配線12Aと第2の斜め配線12Bとが交互に配置されれば、その間隔は $(1.5/\sqrt{2}) \times P = 1.06P$ となり、この間隔は、直交配線の最小間隔Pとほぼ等しい長さになる。しかも、直交配線と斜め配線とが交差する位置は、格子点21または $1/2$ 格子点2

3のみであるので、ビア形状が生成される可能性のある位置が一致し、レイアウトアルゴリズムを簡単化することができる。つまり、図2のようなグリッドレスのアーキテクチャにはならない。

【0039】

図8の斜め配線のレイアウト・アーキテクチャによれば、斜め配線12を最小線幅 $(1.5/\sqrt{2}) \times P$ で配置すると、直交配線との間に形成されるビア形状の配置位置は、次のような関係を持つ。まず、第1の斜め配線12Aは、基準格子の格子点21の位置で直交配線と交差するので、その格子点21の位置にビア形状が配置される。更に、第1の斜め配線に隣接する第2の斜め配線12Bは、上記交差位置の格子点21からX及びY方向に $1.5P$ 隔てた位置で、同じ直交配線と交差する。つまり、黒丸の格子点21とそれに水平方向または垂直方向で隣接する白丸の $1/2$ 格子点23とは、 $1.5P$ の間隔を有する。また、黒丸の格子点21と、それに隣接する白丸の格子点23とは、X及びY方向の桂馬飛び25の位置に配置される。逆に言えば、第1の斜め配線12Aと直交配線とのビアの位置と、第2の斜め配線12Bと直交配線とのビアの位置とは、水平、垂直方向では $1.5P$ 隔てて配置され、斜め方向では桂馬飛び25の位置に配置される。桂馬飛びの位置とは、XまたはY方向に距離 P 移動し、更にそれと直交する方向に距離 $P/2$ 移動した位置である。

【0040】

図8に示した斜め配線のレイアウト・アーキテクチャにすることで、斜め配線の最小間隔を直交配線の最小間隔 P とほぼ同じ間隔 $(1.06P)$ にすることができ、斜め配線の配線密度を直交配線と同程度に高めることができ、しかも、ビア形状の位置を格子点21と $1/2$ 格子点23の位置に限定することができる。

【0041】

なお、直交配線は、基準格子20上と共に、 $1/2$ 格子22上にも配置可能である。その場合は、直交配線は、第1の斜め配線12Aとは $1/2$ 格子22の格子点上で交差するのでその位置にビア形状が配置される。また、その直交配線は、第2の斜め配線12Bとは $1/2$ 格子点23上で交差する。

【0042】

図 8 に示した斜め配線のレイアウト・アーキテクチャーに基づいて、図 7 の配線レイアウトツールがデザインされれば、自動配線レイアウト工程 S 1 において、斜め配線が最小間隔 $1.06P$ でレイアウトされ、その配線密度が高くなる。

【0043】

図 9、図 10 は、本実施の形態における斜め配線のレイアウト・アーキテクチャーによる斜め配線の配置を説明する図である。図 9 には、基準格子（一点鎖線）20 の垂直格子線上に配置された複数の直交配線 10 が生成され、更に、上層の位置に斜め配線 12A が生成されている。この斜め配線は、基準格子 20 の格子点上に配置される第 1 の斜め配線に対応し、従って、Y 方向の直交配線 10 とは格子点上に配置されるビア形状 14 を介して接続される。

【0044】

図 10 には、基準格子（一点鎖線）20 と、その格子ピッチ P の半分である $P/2$ ずれた水平方向の $1/2$ 格子（破線）22 が示されている。そして、図 9 に示した第 1 の斜め配線 12A (1) に隣接して、最小間隔で配置された別の斜め配線 12B (1)、12B (2)、12A (2) が配置されている。

【0045】

第 1 の斜め配線 12A (1) と最左端に配置されている直交配線 10 とは、格子点上のビア 14 (1) で接続されている。そして、その下の第 2 の斜め配線 12B (1) と最左端の直交配線 10 とは、ビア 14 (1) から $1.5P$ の距離隔てた位置に配置されるビア 14 (2) で接続可能である。つまり、隣接する第 2 の斜め配線 12B (1) は、最左端の直交配線 10 上であって、ビア 14 (1) から $1.5P$ の距離離れた位置で交差するように配置されれば良い。

【0046】

また、第 1 の斜め配線 12A (1) に対して垂直方向に隣接する第 2 の斜め配線 12B (2) は、最左端の直交配線 10 の右隣の直交配線と、ビア 14 (1) から桂馬飛びの位置のビア 14 (3) で接続可能な位置に配置される。この第 2 の斜め配線 12B (2) に対して垂直方向に隣接する第 1 の斜め配線 12A (2) は、ビア 14 (3) から桂馬飛びの位置のビアで接続可能な位置に配置される。

。

【0047】

図10に示されるように、第1の斜め配線12Aを基準格子20の格子点上に配置し、第2の斜め配線12Bを1/2格子点上に配置することで、斜め配線の最小間隔を直交配線の最小間隔Pと同程度(1.06P)にすることができ、斜め配線の配線密度を直交配線の配線密度と同程度にすることができる。更に、ビア形状を生成することに伴って、斜め配線12には拡大配線幅領域が発生するが、上記のように隣接するビア形状の位置は桂馬飛びの関係になっているので、その拡大配線幅領域による最小配線幅への悪影響はほとんどない。

【0048】

図11は、本実施の形態における斜め配線の配置例を示す図である。図11の例は、図10と同様に、複数のY方向の直交配線10(1)~10(5)と複数の斜め配線12A(1)(2)、12B(1)(2)との関係を示す。斜め配線12A(1)と直交配線10(2)とのビア14(1)を中心に見ると、隣接する斜め配線12B(1)、12B(2)と直交配線10(2)との交差位置は、ビア14(2)、14(4)のように、ビア14(1)から1.5Pの距離にある。また、隣接する斜め配線12B(1)、12B(2)と隣接する直交配線10(1)、10(3)との交差位置は、ビア14(3)、14(5)のように、ビア14(1)から桂馬飛びの位置にある。

【0049】

図12は、本実施の形態における斜め配線の配置例を示す図である。この例では、右肩上がりの斜め配線12A(1)、12B(1)(2)が、複数のY方向の直交配線10(1)~10(4)と交差している。この場合も、直交配線10(2)と第1の斜め配線12A(1)とは、格子点上のビア14(1)で接続可能になっている。また、隣接する第2の斜め配線12B(1)、(2)は、直交配線10(2)とビア14(1)から1.5Pの距離の位置14(2)(4)で交差し、接続可能になる。更に、第2の斜め配線12B(1)、(2)は、直交配線10(1)、10(3)と、ビア14(1)から桂馬飛びの位置14(3)(5)で交差し、接続可能になる。このような交差位置に隣接する斜め配線を配置することで、交差位置を格子点と1/2格子点上にすると共に、斜め配線の配

線間隔を狭くして配線密度を高くすることができる。

【0050】

図13、図14は、本実施の形態における斜め配線の配置例を示す図である。この例では、X方向の直交配線10(1)～10(4)と斜め配線とが交差する例である。いずれの場合も、直交配線10(2)と第1の斜め配線12A(1)との交差位置に対して、隣接する第2の斜め配線12B(1)、12B(2)のビアの位置は、左右方向に1.5Pの距離と、上下に桂馬飛びの位置である。これらの交差位置の関係は、図11、図12で説明したのと同じである。

【0051】

図15は、本実施の形態における斜め配線を利用した配線レイアウト例を示す図である。この例では、ゲートG1～G4の出力が、ゲートG11～G14の入力にそれぞれ接続され、そのための接続配線に斜め配線が利用されている。ゲートG1とG11とは、X方向の直交配線10(1)と、ビア14(1)と、第2の斜め配線12B(1)と、ビア14(11)と、直交配線10(5)とからなる配線により接続され、同様に、ゲートG2とG12とは、直交配線10(2)と、ビア14(2)と、第1の斜め配線12A(1)と、ビア14(12)と、直交配線10(6)とからなる配線により接続され、ゲートG3とG13とは、直交配線10(3)と、ビア14(3)と、第2の斜め配線12B(2)と、ビア14(13)と、直交配線10(7)とからなる配線により接続され、ゲートG4とG14とは、直交配線10(4)と、ビア14(4)と、第1の斜め配線12A(2)と、ビア14(14)と、直交配線10(8)とからなる配線により接続されている。

【0052】

そして、近接する斜め配線とX方向の直交配線とのビアの位置は、図15に示されるとおり、桂馬飛びの位置に配置される(図中14(1)～(4)及び14(11)～(14))。

【0053】

図16は、本実施の形態における斜め配線を利用した配線レイアウト例を示す図である。この例では、ゲートG5の出力が、ゲートG11～G14の入力にそ

れぞれ接続され、そのための接続配線に斜め配線が利用されている。つまり、ゲート 5 の出力は、直交配線 10 (5) から、ビア 14 (21) と、斜め配線 12 B (1)、直交配線 10 (5) を経由してゲート G11 の入力に接続されている。他のゲート G12, G13, G14 の入力に対しても同様の配線で接続される。この例では、直交配線 10 (5) と隣接する斜め配線 12 B (1)、12 A (1)、12 B (2)、12 A (2) とは、1.5P 間隔のビア 14 (21) ~ 13 (24) で接続される。

【0054】

図 15、図 16 の斜め配線は、配線間隔が 1.06P と狭いので、その配線密度を高くすることができ、狭い領域の占有によりゲート間接続を可能にしている。斜め配線の間隔を図 1 に示したように $\sqrt{2}P$ にすると、配線密度が低くなり、図 15、図 16 に比較するとゲート間接続配線のためにより広い領域を必要とすることになることが、図 15、図 16 から理解できる。

【0055】

図 17 は、本実施の形態における斜め配線を利用した配線レイアウト例を示す図である。この例では、下層側に Y 方向の直交配線 10 (1) ~ 10 (4) が設けられ、上層側に斜め配線 12 A、12 B (1) ~ (4) が設けられている。上層の斜め配線は左肩上がりの配線と右肩上がりの配線とが混在している。また、直交配線 10 (1) は配線幅が広いが、斜め配線とのビア形状の位置は、第 1 の斜め配線 12 A とは基準格子 20 の格子点上に、第 2 の斜め配線 12 B (1) とは 1/2 格子 22 の 1/2 格子点上にそれぞれ配置される。また、第 2 の斜め配線 12 B (3) と 12 B (2) とは、最小間隔 (1.06P) の 2 倍の距離を隔てて配置されている。更に、同じ直交配線 10 (2) 上で隣接する斜め配線とのビアは、1.5P の間隔を隔てて配置され、その直交配線 10 (2) と直交する方向の隣接するビアは、桂馬飛びの位置に配置される。

【0056】

図 18 は、本実施の形態における斜め配線を利用した配線レイアウト例を示す図である。この例では、下層側に斜め配線 12 A (1) (2) と 12 B (1) (2) とが設けられ、上層側に X 方向に延びる直交配線 10 (1) ~ (4) と、Y

方向に延びる直交配線 10 (5) とが設けられている。この例では、同じ直交配線上で隣接する斜め配線とのビアは、 $1.5P$ の間隔を隔てて配置されている。更に、第 2 の斜め配線 12 B (2) と接続される直交配線 10 (5) は、 $1/2$ 格子 22 上に配置されている。このように、直交配線は、基準格子 20 上に配置されると共に、 $1/2$ 格子 22 上に配置されても良い。

【0057】

図 19 は、第 2 の実施の形態における斜め配線のレイアウトアーキテクチャの変形例を示す図である。図 8 の例では、斜め配線 12 A, 12 B が $1.5/\sqrt{2} \cdot P$ ピッチで配置されていたが、図 19 では、 $1.5/\sqrt{2} \cdot P$ ピッチで配置される斜め配線群と図 1 に示したように $\sqrt{2}P$ ピッチで配置される斜め配線群とが混在している。つまり、第 2 の実施の形態では、図 1 に示したような基準格子の格子点 21 上に配置される斜め配線の存在を排除するものではなく、基準格子の格子点上の斜め配線と、 $1/2$ 格子の格子点上の斜め配線とが混在し、更に、 $1.5/\sqrt{2} \cdot P$ ピッチで配置される斜め配線と $\sqrt{2}P$ ピッチで配置される斜め配線とが混在しても良い。

【0058】

以上、実施の形態例をまとめると以下の付記の通りである。

【0059】

(付記 1) 複数の回路素子とそれらを接続する複数の配線とを有する半導体集積回路装置において、

第 1 の配線層に形成され、水平又は垂直に延び、第 1 の最小配線幅を有する直交配線と、

前記第 1 の配線層と異なる第 2 の配線層に形成され、前記直交配線に対して斜め方向に延び、前記第 1 の最小配線幅と同等の第 2 の最小配線幅を有する斜め配線と、

前記直交配線と前記斜め配線とが重なる点に形成され、前記直交配線と前記斜め配線とを接続し、前記第 1 または第 2 の配線幅以下のサイズを有するビアとを有し、

前記斜め配線又は直交配線のいずれか一方が、前記ビアが形成される位置に、

配線幅が前記第 1 または第 2 の最小配線幅より拡大する拡大配線幅領域を有することを特徴とする半導体集積回路装置。

【0060】

(付記 2) 付記 1 において、

前記ビアは、1 辺の長さが前記第 1 または第 2 の最小配線幅より短い矩形形状を有し、当該矩形が前記斜め配線または直交配線のいずれか一方の配線と同じ方向を有し、いずれか他方の配線が前記拡大配線幅領域を有することを特徴とする半導体集積回路。

【0061】

(付記 3) 複数の回路素子とそれらを接続する複数の配線とを有する半導体集積回路の配線レイアウト方法において、

第 1 の配線層に形成され、水平又は垂直に延び、第 1 の最小配線幅を有する直交配線データを発生する工程と、

前記第 1 の配線層と異なる第 2 の配線層に形成され、前記直交配線に対して斜め方向に延び、前記第 1 の最小配線幅と同等の第 2 の最小配線幅を有する斜め配線データを発生する工程と、

前記直交配線と前記斜め配線とが重なる点に、前記第 1 または第 2 の配線幅以下のサイズを有するビアと、前記第 1 の配線層に形成され前記ビアより大きい第 1 のビア座布団導電層と、前記第 2 の配線層に形成され前記ビアより大きい第 2 のビア座布団導電層とからなるビア形状データを発生する工程とを有し、

前記第 1 または第 2 のビア座布団導電層が前記直交配線または斜め配線の最小配線幅より大きいことを特徴とする半導体装置の配線レイアウト方法。

【0062】

(付記 4) 付記 3 において、

前記ビアは、1 辺の長さが前記第 1 の最小配線幅より短い第 1 の矩形形状を有し、

前記第 1 及び第 2 のビア座布団導電層が、前記第 1 の矩形より大きな第 2 の矩形形状を有し、当該第 2 の矩形が前記斜め配線または直交配線のいずれか一方の配線と同じ方向を有し、いずれか他方の配線が前記第 1 または第 2 のビア座布団

導電層によってその配線幅が前記第 1 または第 2 の最小配線幅より拡大する拡大配線幅領域を有することを特徴とする半導体装置のレイアウト方法。

【0063】

(付記 5) 付記 3 において、

前記ビアは、1 辺の長さが前記第 1 の最小配線幅より短い第 1 の矩形形状を有し、

前記第 1 及び第 2 のビア座布団導電層が、前記第 1 の矩形より大きな第 2 の矩形形状を有し、当該第 2 の矩形が前記直交配線と同じ方向を有し、前記斜め配線が前記第 2 のビア座布団導電層によってその配線幅が前記第 2 の最小配線幅より拡大する拡大配線幅領域を有することを特徴とする半導体装置のレイアウト方法。

【0064】

(付記 6) 複数の回路素子とそれらを接続する複数の配線とを有する半導体集積回路装置において、

ピッチ P を有し水平又は垂直方向に延びる基準格子上に形成され、前記ピッチ P 以上の間隔で配置された直交配線と、

前記直交配線に対して 45° 又は 135° 傾いた斜め配線とを有し、

前記斜め配線は、前記基準格子の格子点上に形成される第 1 の斜め配線と、前記基準格子に対して $P/2$ ずれた $1/2$ 格子と前記基準格子とが交差する $1/2$ 格子点上に形成される第 2 の斜め配線とを有し、更に、当該第 1 及び第 2 の斜め配線が、前記ピッチ P に対して $(1.5/\sqrt{2}) \times P$ 以上の間隔で配置されていることを特徴とする半導体集積回路装置。

【0065】

(付記 7) 付記 6 において、

前記直交配線は、前記基準格子上に加えて前記 $1/2$ 格子上にも形成されることを特徴とする半導体集積回路装置。

【0066】

(付記 8) 付記 6 において、

前記斜め配線の最小線幅は、前記直交配線の最小線幅とほぼ同じであることを

特徴とする半導体集積回路装置。

【0067】

(付記9) 付記6において、

前記直交配線上において、当該直交配線と前記第1及び第2の斜め配線とが交差する位置が、最小で1.5Pピッチの間隔を有することを特徴とする半導体集積回路装置。

【0068】

(付記10) 付記6において、

所定の直交配線と所定の斜め配線との交差位置に対して桂馬飛びの位置に、前記所定の直交配線に隣接する直交配線と前記所定の斜め配線に隣接する斜め配線とが交差することを特徴とする半導体集積回路装置。

【0069】

(付記11) 複数の回路素子とそれらを接続する複数の配線とを有する半導体集積回路の配線レイアウト方法において、

第1の配線層に、ピッチPを有し水平又は垂直方向に延びる基準格子上に、前記ピッチP以上の間隔で直交配線データを生成する工程と、

前記直交配線に対して 45° 又は 135° 傾いた斜め配線データであって、前記基準格子の格子点上に形成される第1の斜め配線データと、前記基準格子に対して $P/2$ ずれた $1/2$ 格子と前記基準格子とが交差する $1/2$ 格子点上に形成される第2の斜め配線データとを、前記第1の配線層と異なる第2の配線層に生成する工程とを有し、

前記第1及び第2の斜め配線が、前記ピッチPに対して $(1.5/\sqrt{2}) \times P$ 以上の間隔で配置されることを特徴とする半導体集積回路の配線レイアウト方法。

【0070】

(付記12) 付記11において、

前記直交配線データを生成する工程は、前記基準格子上に加えて前記 $1/2$ 格子上にも形成される直交配線データを生成することを特徴とする半導体集積回路の配線レイアウト方法。

【0071】

(付記 13) 付記 11 において、

前記直交配線データは、第 1 の最小線幅を有し、前記斜め配線データは、前記第 1 の最小線幅と同等の第 2 の最小線幅を有することを特徴とする半導体集積回路の配線レイアウト方法。

【0072】

(付記 14) 付記 13 において、

更に、前記直交配線と前記斜め配線とが重なる点に、前記第 1 または第 2 の配線幅以下のサイズを有するビアと、前記第 1 の配線層に形成され前記ビアより大きい第 1 のビア座布団導電層と、前記第 2 の配線層に形成され前記ビアより大きい第 2 のビア座布団導電層とからなるビア形状データを発生する工程を有し、

前記第 1 または第 2 のビア座布団導電層が前記直交配線または斜め配線の最小配線幅より大きいことを特徴とする半導体装置の配線レイアウト方法。

【0073】

(付記 15) 複数の回路素子とそれらを接続する複数の配線とを有する半導体集積回路の配線レイアウト手順をコンピュータに実行させるレイアウトプログラムにおいて、前記配線レイアウト手順は、

第 1 の配線層に形成され、水平又は垂直に延び、第 1 の最小配線幅を有する直交配線データを発生する工程と、

前記第 1 の配線層と異なる第 2 の配線層に形成され、前記直交配線に対して斜め方向に延び、前記第 1 の最小配線幅と同等の第 2 の最小配線幅を有する斜め配線データを発生する工程と、

前記直交配線と前記斜め配線とが重なる点に、前記第 1 または第 2 の配線幅以下のサイズを有するビアと、前記第 1 の配線層に形成され前記ビアより大きい第 1 のビア座布団導電層と、前記第 2 の配線層に形成され前記ビアより大きい第 2 のビア座布団導電層とからなるビア形状データを発生する工程とを有し、

前記第 1 または第 2 のビア座布団導電層が前記直交配線または斜め配線の最小配線幅より大きいことを特徴とする半導体装置の配線レイアウトプログラム。

【0074】

(付記 16) 複数の回路素子とそれらを接続する複数の配線とを有する半導体集積回路の配線レイアウト手順をコンピュータに実行させるレイアウトプログラムにおいて、前記配線レイアウト手順は、

第 1 の配線層に、ピッチ P を有し水平又は垂直方向に延びる基準格子上に、前記ピッチ P 以上の間隔で直交配線データを生成する工程と、

前記直交配線に対して 45° 又は 135° 傾いた斜め配線データであって、前記基準格子の格子点上に形成される第 1 の斜め配線データと、前記基準格子に対して $P/2$ ずれた $1/2$ 格子と前記基準格子とが交差する $1/2$ 格子点上に形成される第 2 の斜め配線データとを、前記第 1 の配線層と異なる第 2 の配線層に生成する工程とを有し、

前記第 1 及び第 2 の斜め配線が、前記ピッチ P に対して $(1.5/\sqrt{2}) \times P$ 以上の間隔で配置されることを特徴とする半導体集積回路の配線レイアウトプログラム。

【0075】

【発明の効果】

以上、本発明によれば、十分なビア座布団導電層を有するビア形状を追加することにより適切な接続マージンを確保することができ、斜め配線の配線幅を狭くすることができる。また、ビアの位置の格子点や $1/2$ 格子点上に限定しつつ、斜め配線の最小間隔を直交配線の最小間隔と同等にすることができる。

【図面の簡単な説明】

【図 1】 特許文献 1 で提案されている斜め配線の一例を示す図である。

【図 2】 グリッドレスアーキテクチャーを示す図である。

【図 3】 特許文献 2 に示された接続点の構造を示す図である。

【図 4】 第 1 の実施の形態における配線構造を示す図である。

【図 5】 更に第 1 の実施の形態におけるビア形状を示す図である。

【図 6】 更に第 1 の実施の形態における別のビア形状を示す図である。

【図 7】 第 1 の実施の形態における配線レイアウトのフローチャート図である。

【図 8】 本実施の形態における斜め配線のレイアウト・アーキテクチャを説

明する図である。

【図 9】 本実施の形態における斜め配線のレイアウト・アーキテクチャによる斜め配線の配置を説明する図である。

【図 10】 本実施の形態における斜め配線のレイアウト・アーキテクチャによる斜め配線の配置を説明する図である。

【図 11】 本実施の形態における斜め配線の配置例を示す図である。

【図 12】 本実施の形態における斜め配線の配置例を示す図である。

【図 13】 本実施の形態における斜め配線の配置例を示す図である。

【図 14】 本実施の形態における斜め配線の配置例を示す図である。

【図 15】 本実施の形態における斜め配線を利用した配線レイアウト例を示す図である。

【図 16】 本実施の形態における斜め配線を利用した配線レイアウト例を示す図である。

【図 17】 本実施の形態における斜め配線を利用した配線レイアウト例を示す図である。

【図 18】 本実施の形態における斜め配線を利用した配線レイアウト例を示す図である。

【図 19】 第 2 の実施の形態における斜め配線のレイアウトアーキテクチャの変形例を示す図である。

【符号の説明】

10：直交配線、12：斜め配線、12A：第 1 の斜め配線

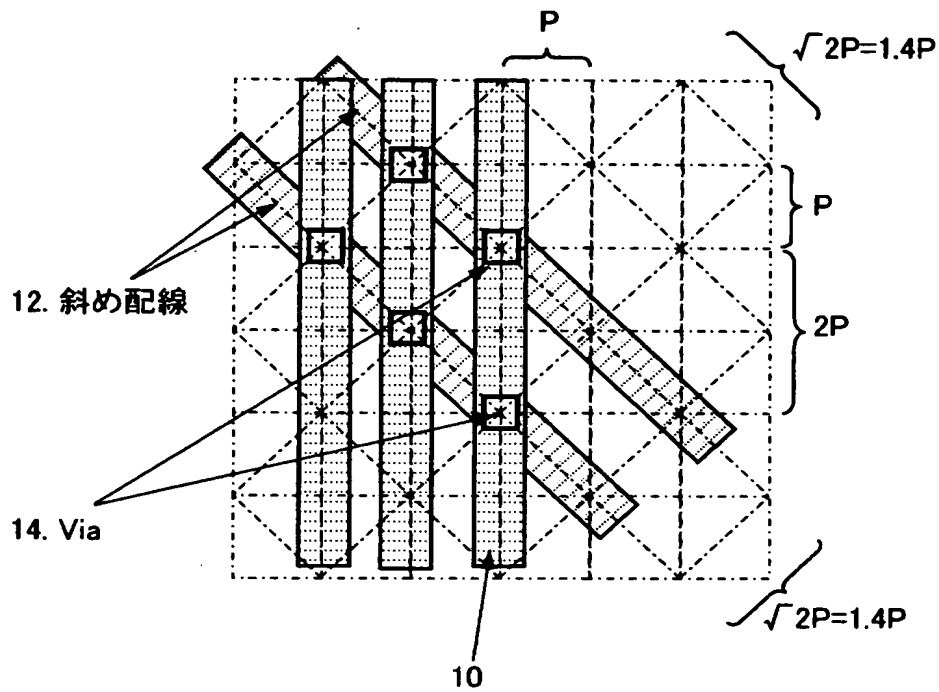
12B：第 2 の斜め配線、14：ビア形状、20：基準格子

21：基準格子の格子点、22：1/2 格子、23：1/2 格子点

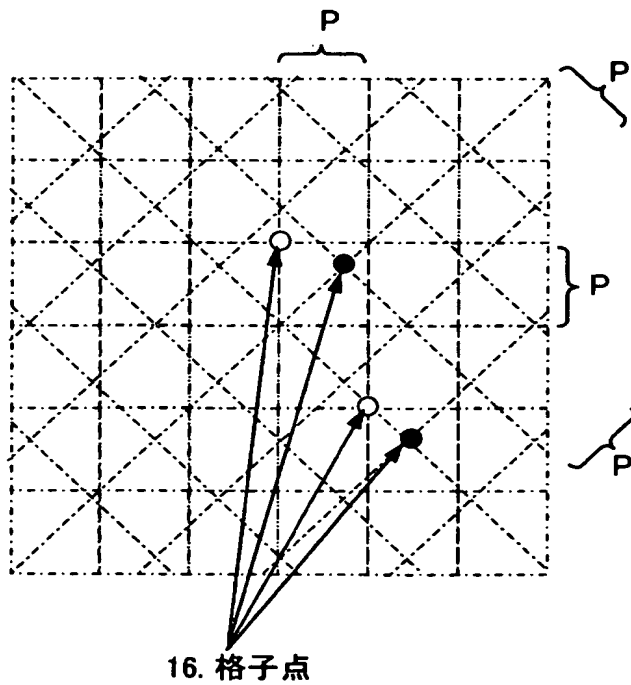
【書類名】

図面

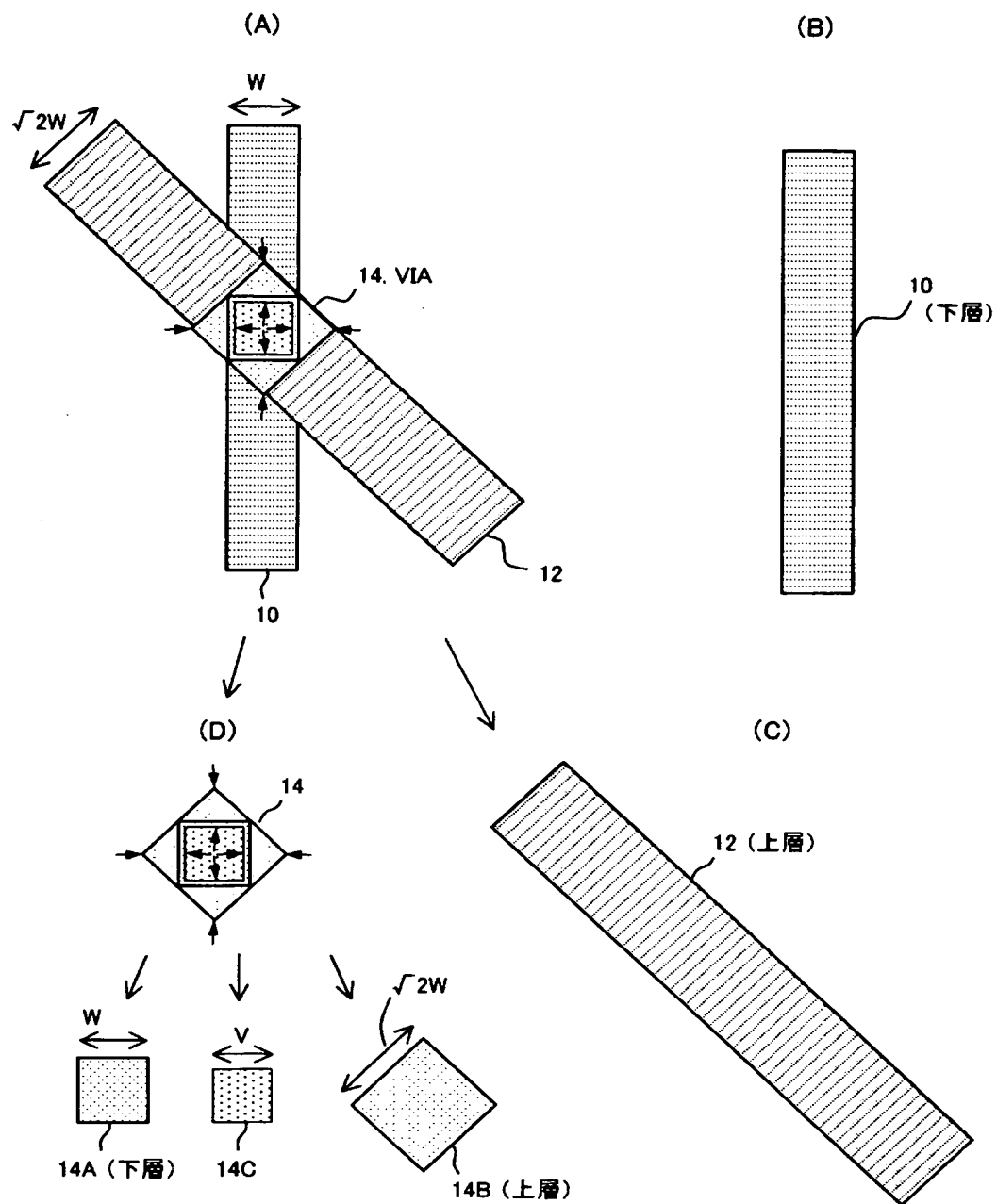
【図 1】



【図 2】

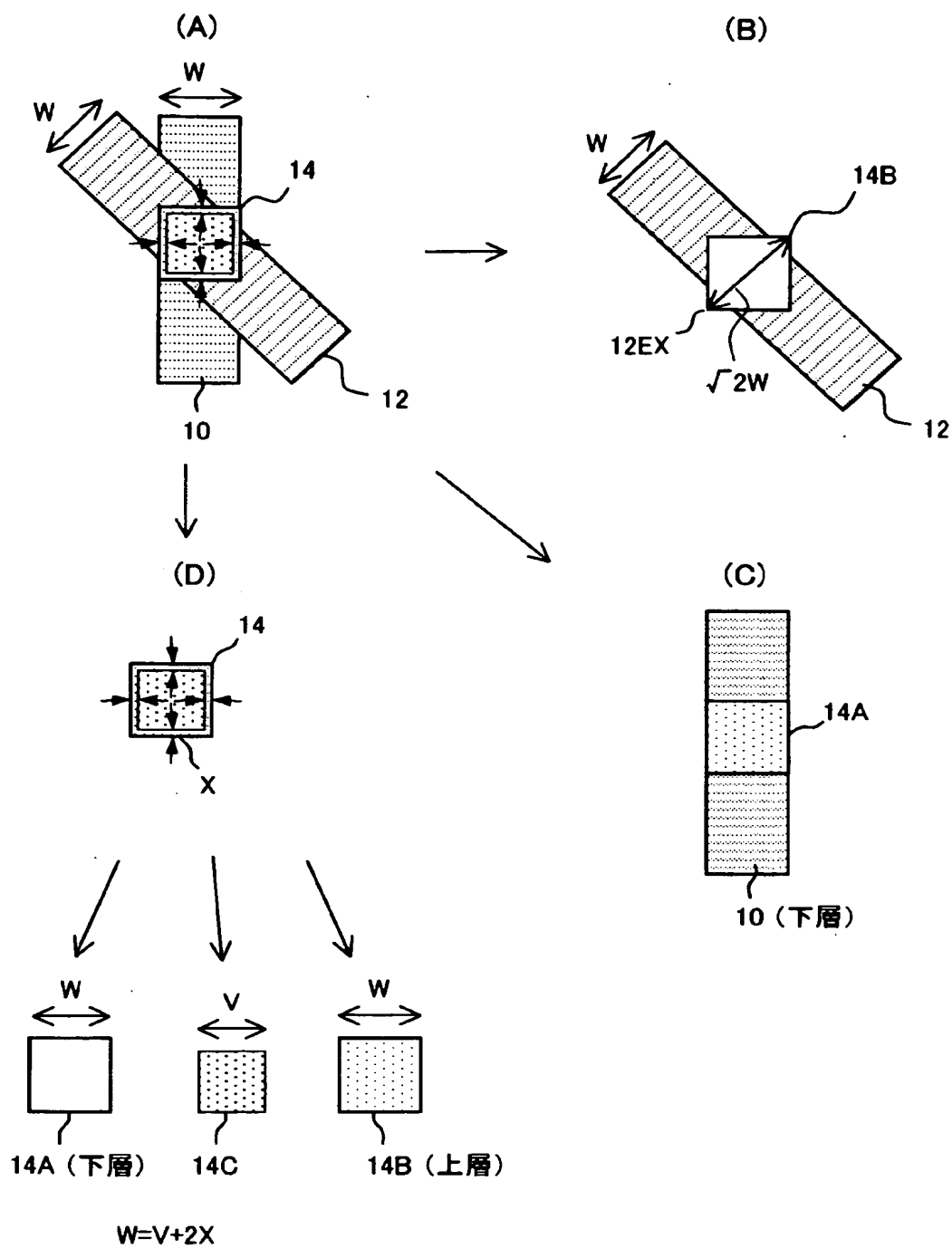


【図 3】

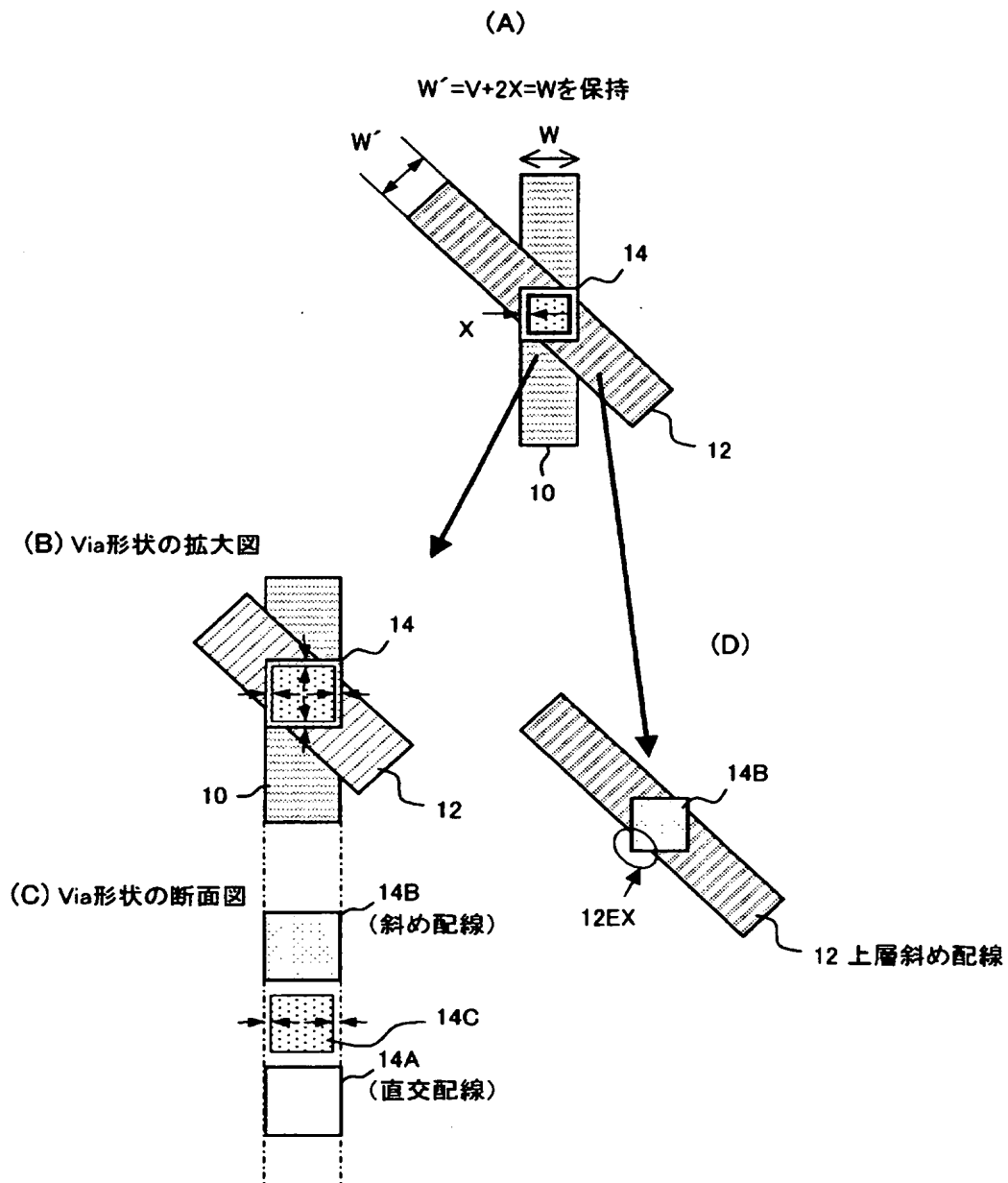


【図 4】

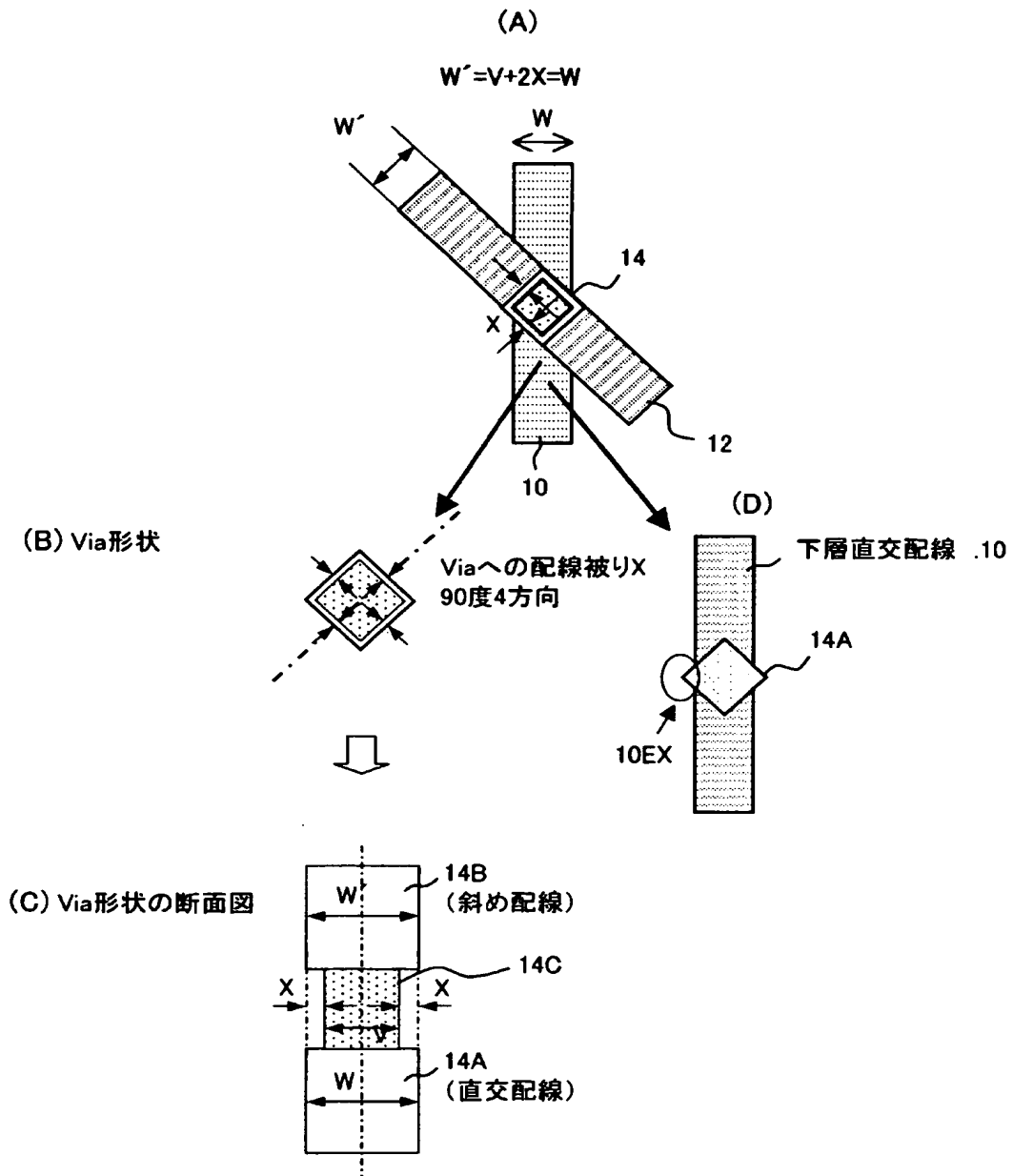
第1の実施の形態



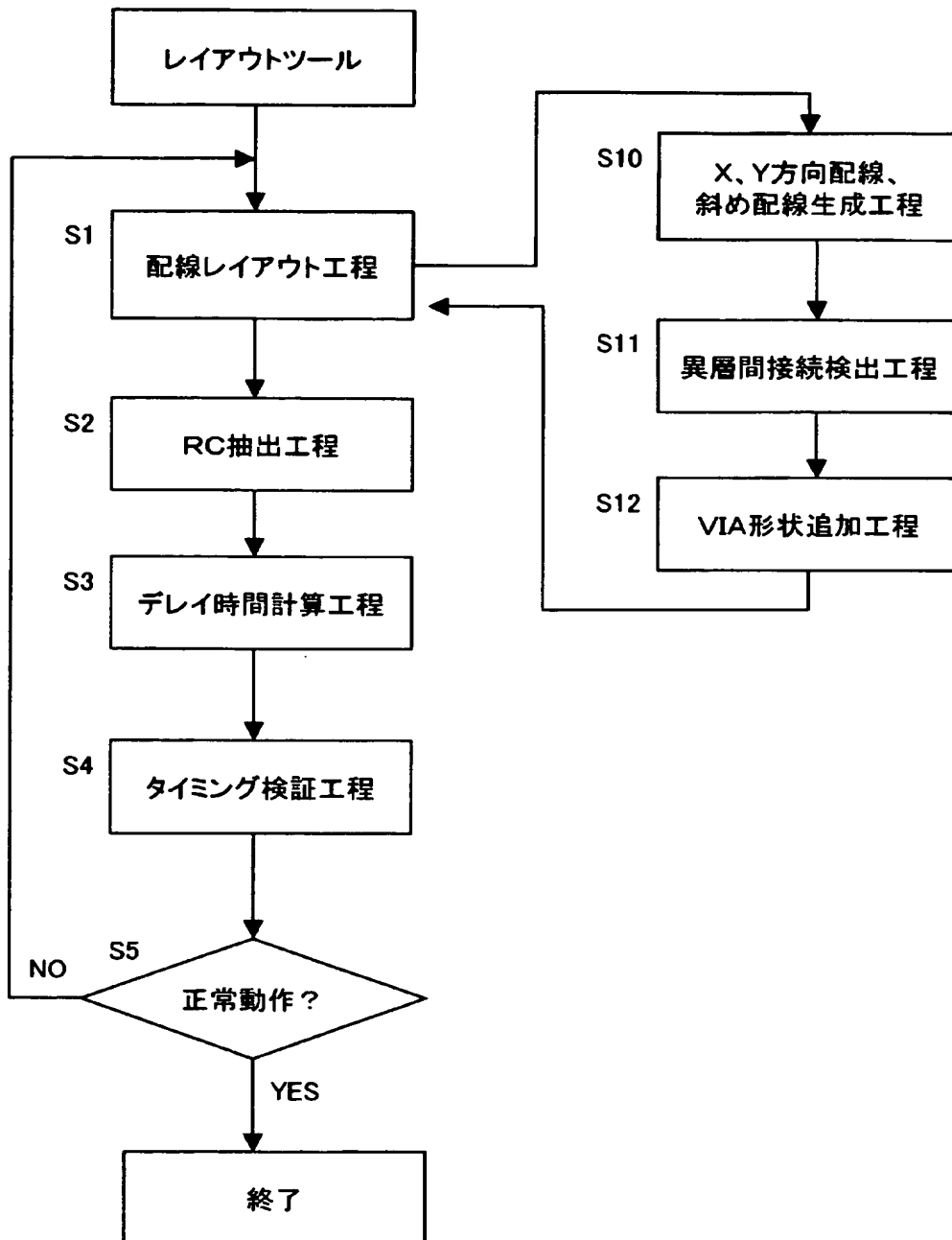
【図 5】



【図 6】

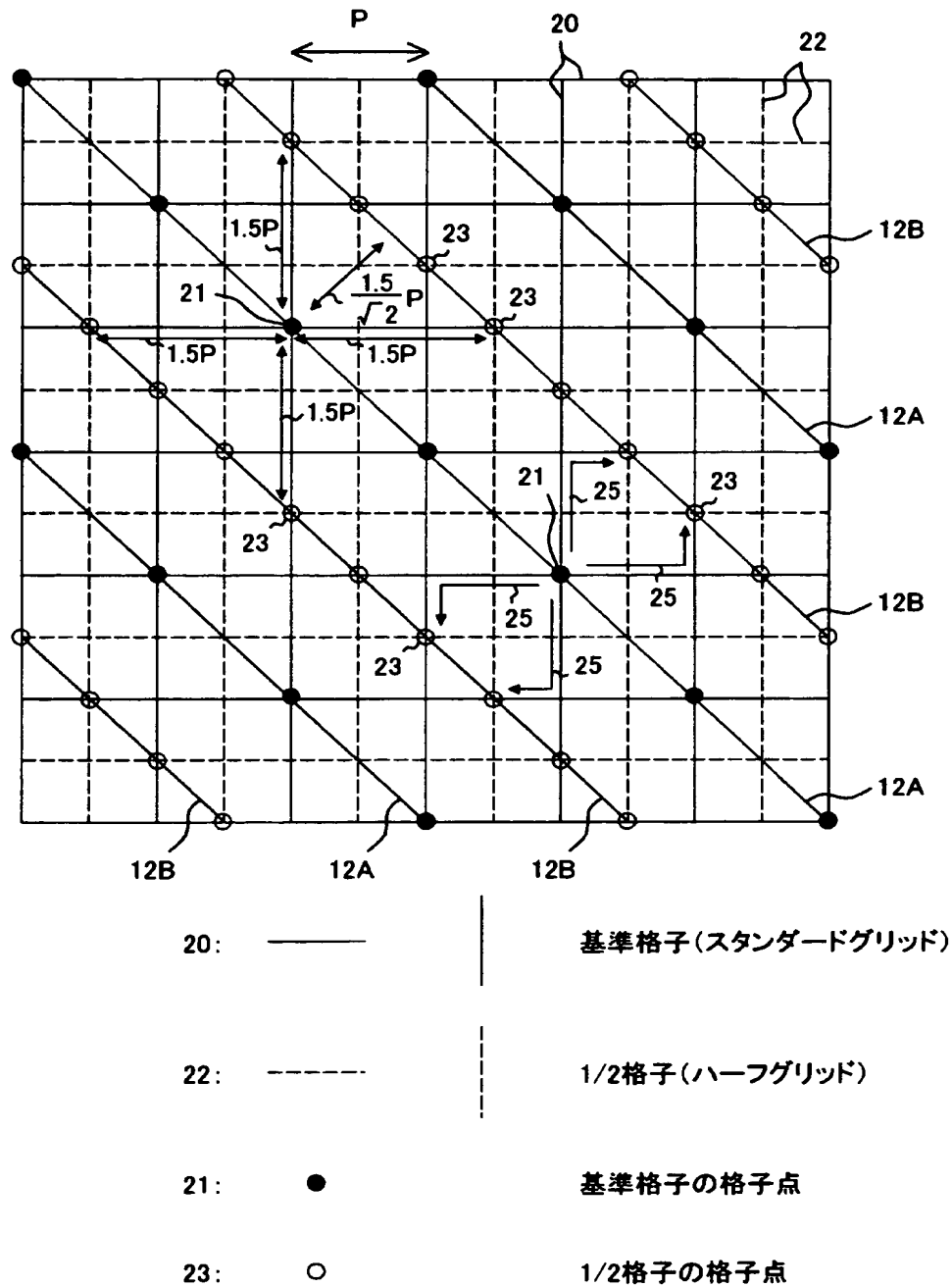


【図 7】

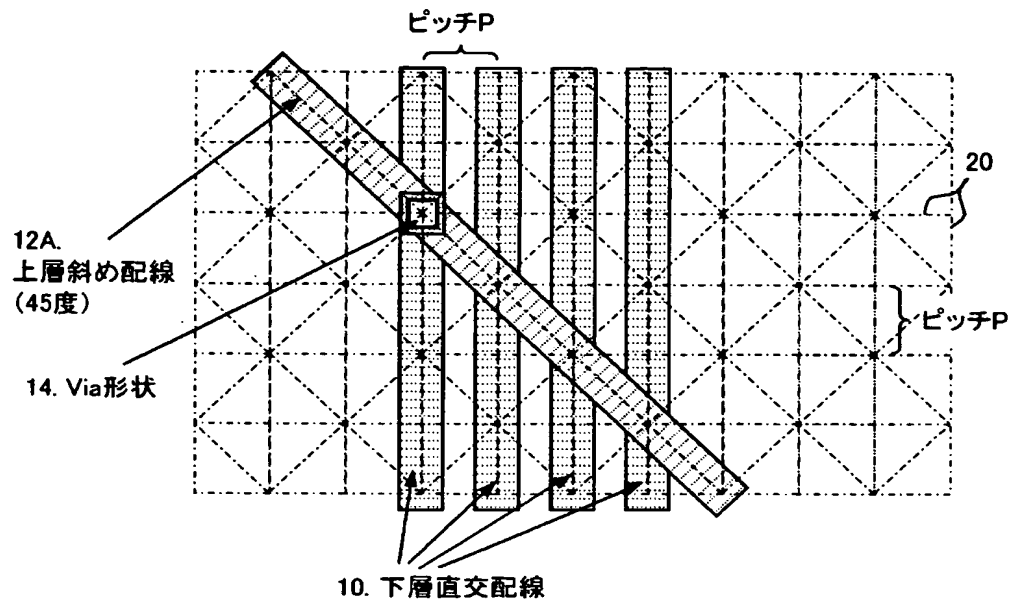


【図 8】

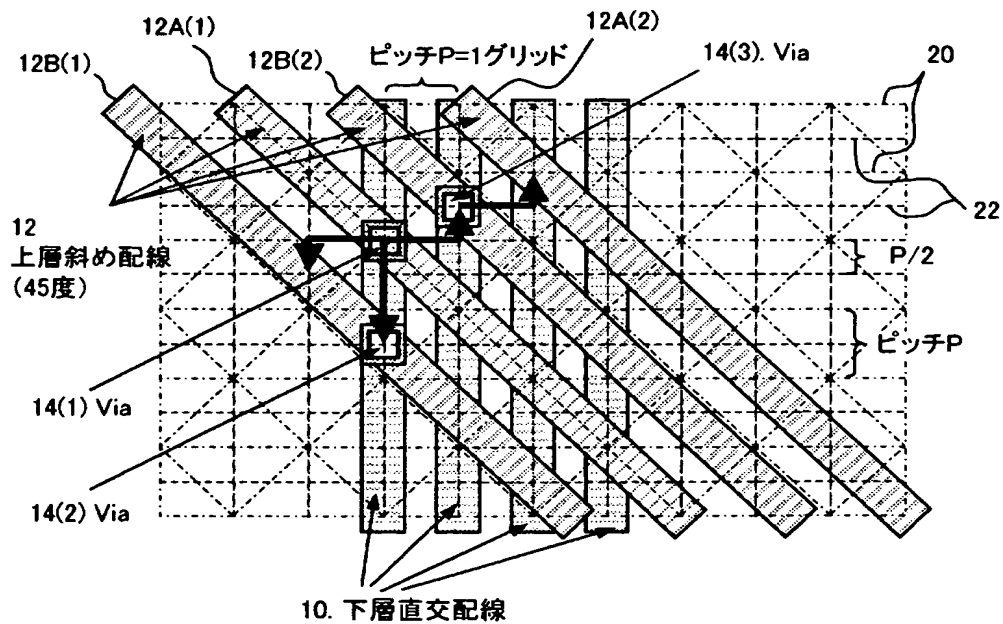
第2の実施の形態
斜め配線のレイアウトアーキテクチャ



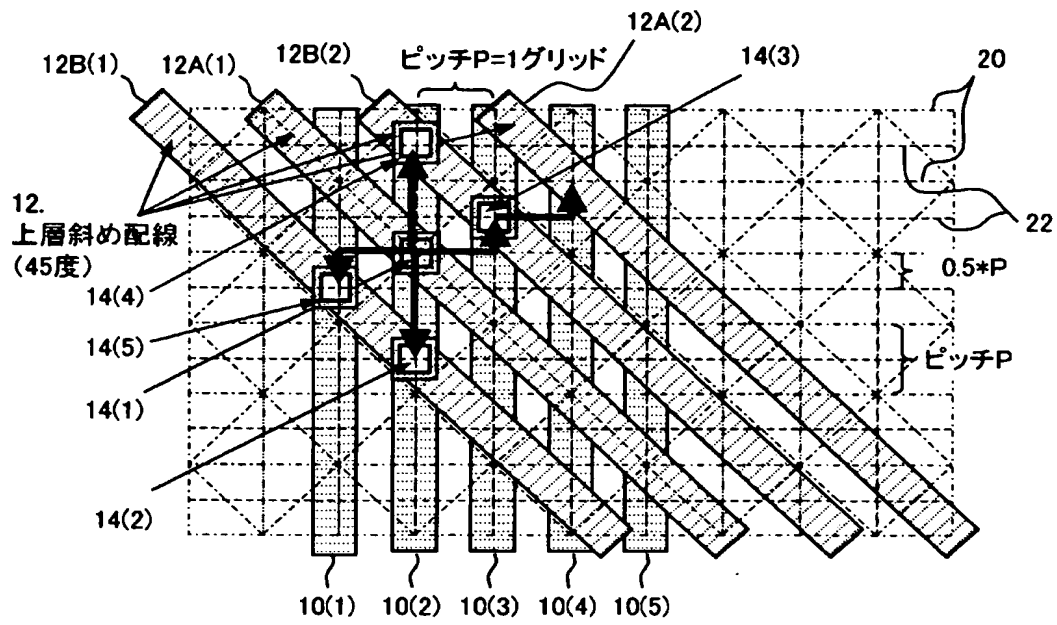
【图 9】



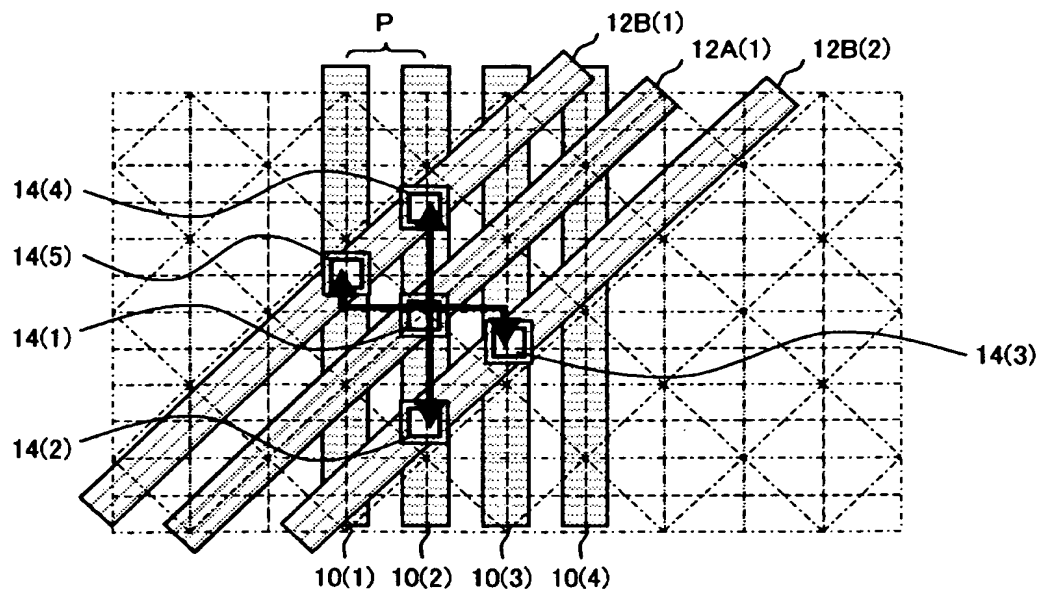
【図 10】



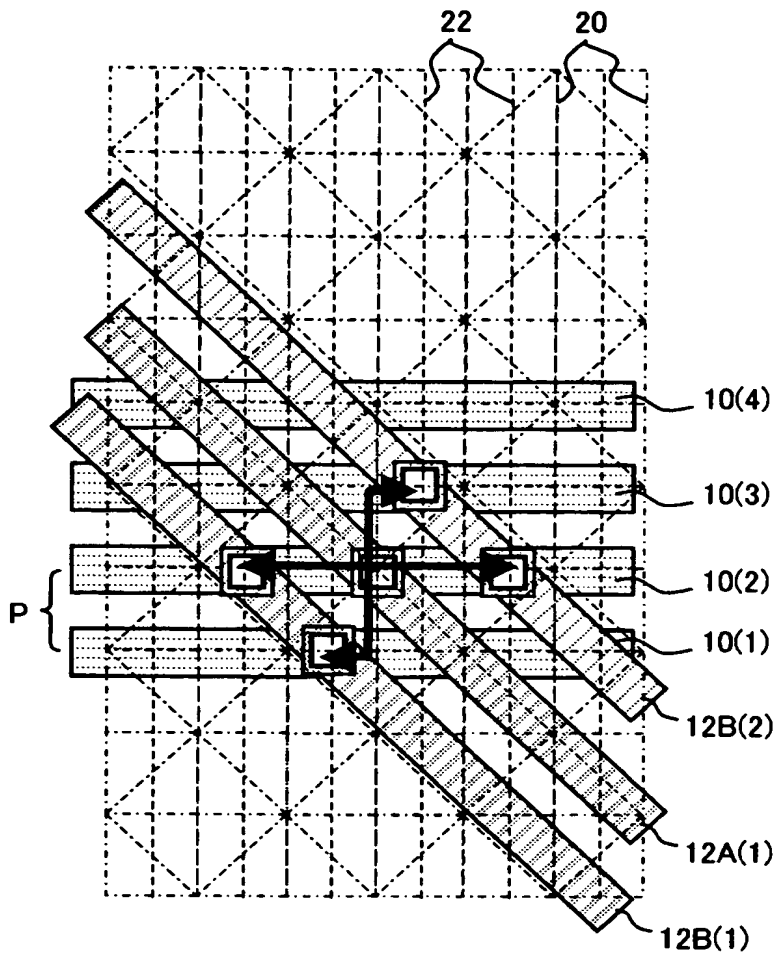
【図 1 1】



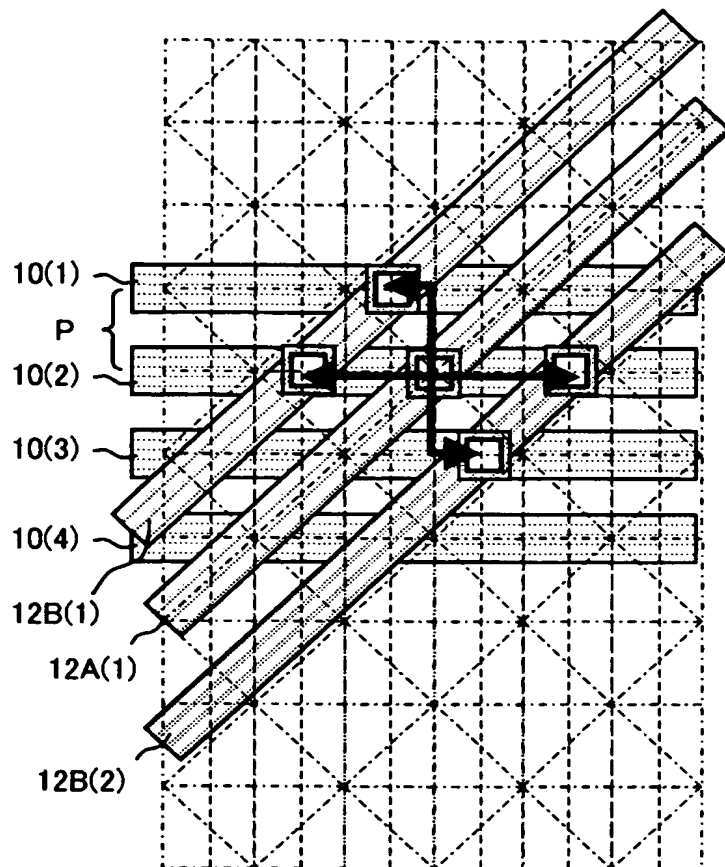
【図 1 2】



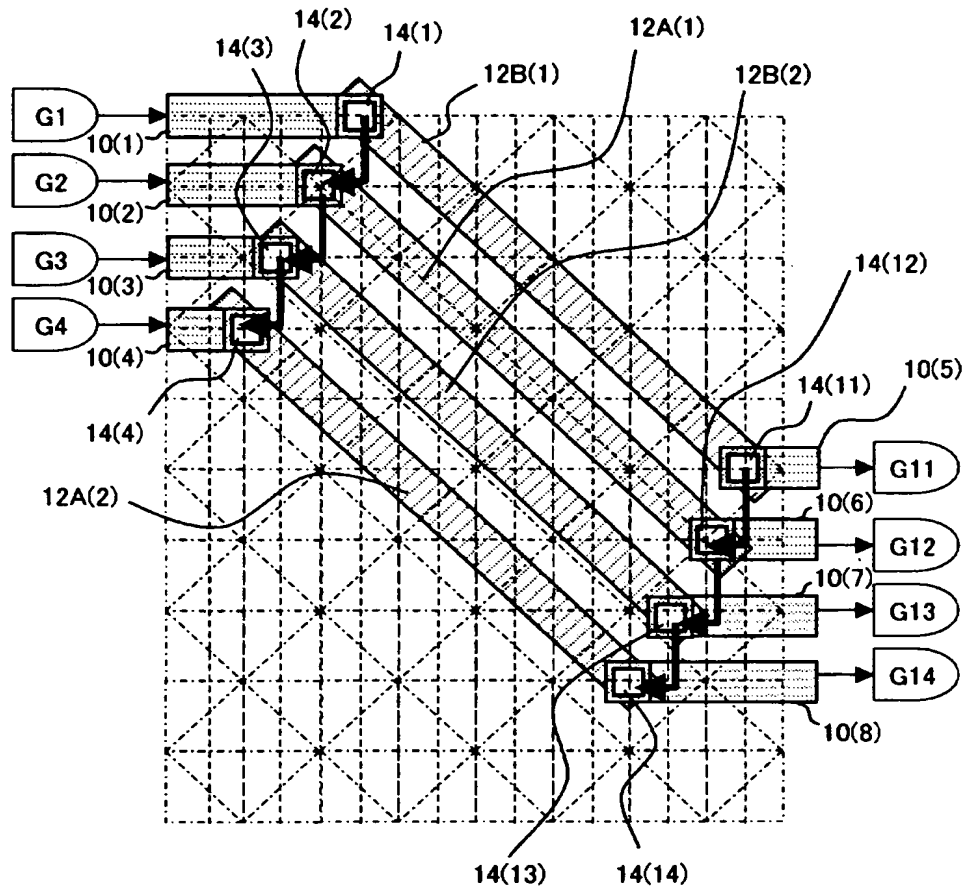
【図 13】



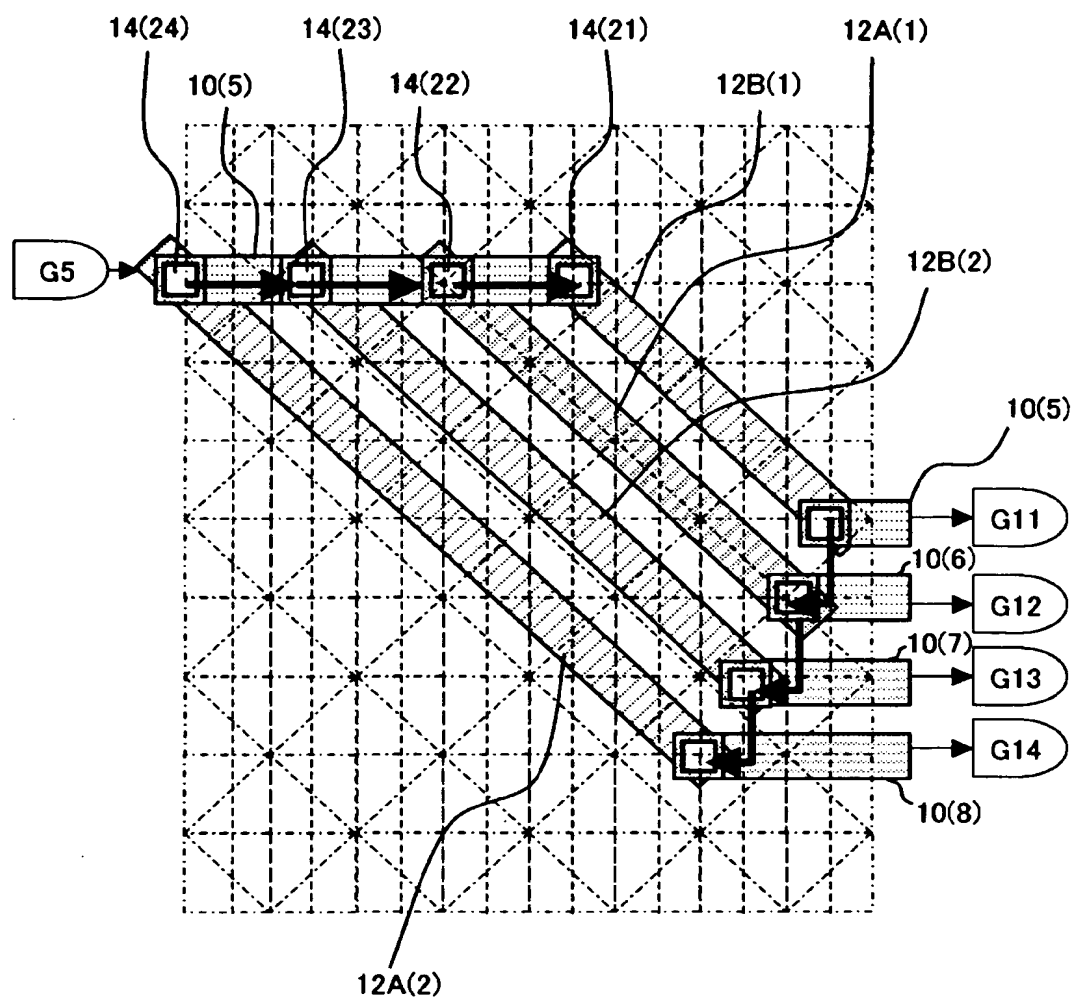
【図 14】



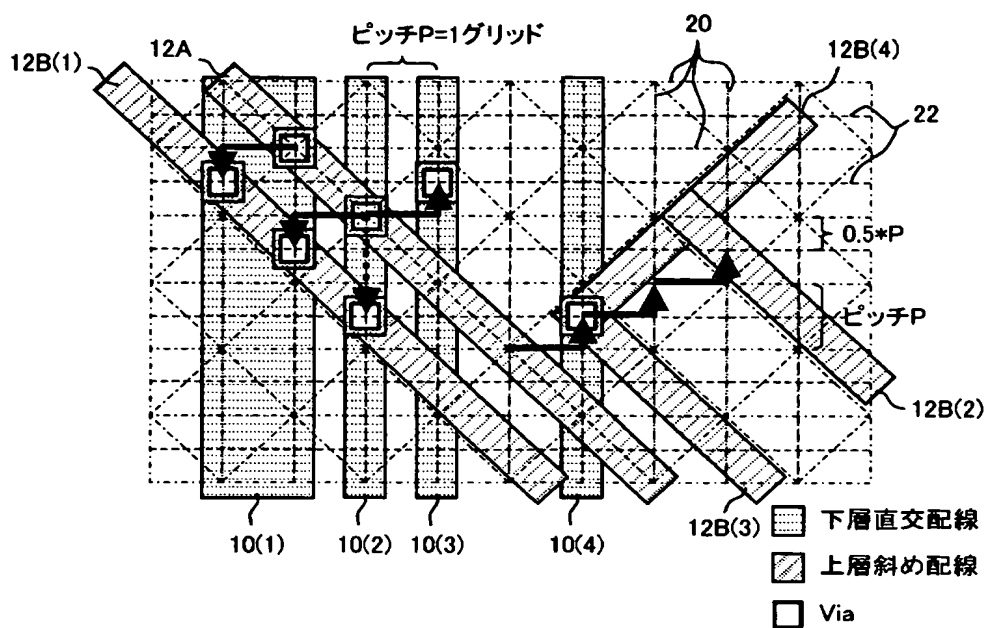
【図 15】



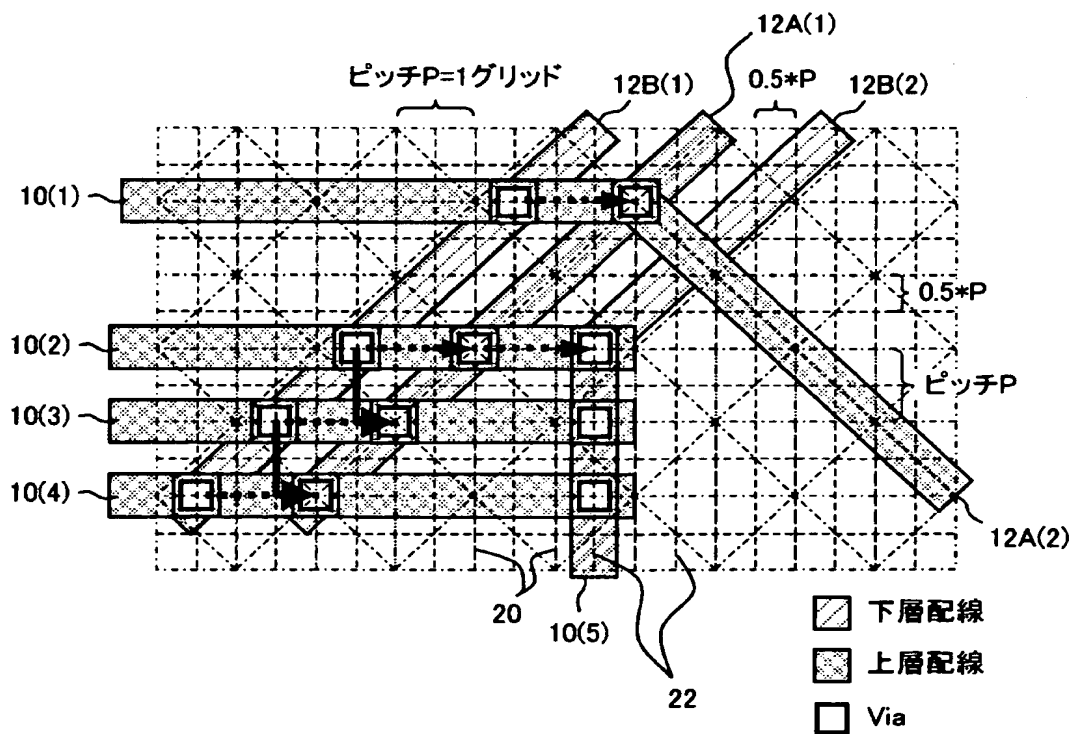
【図 16】



【図 17】

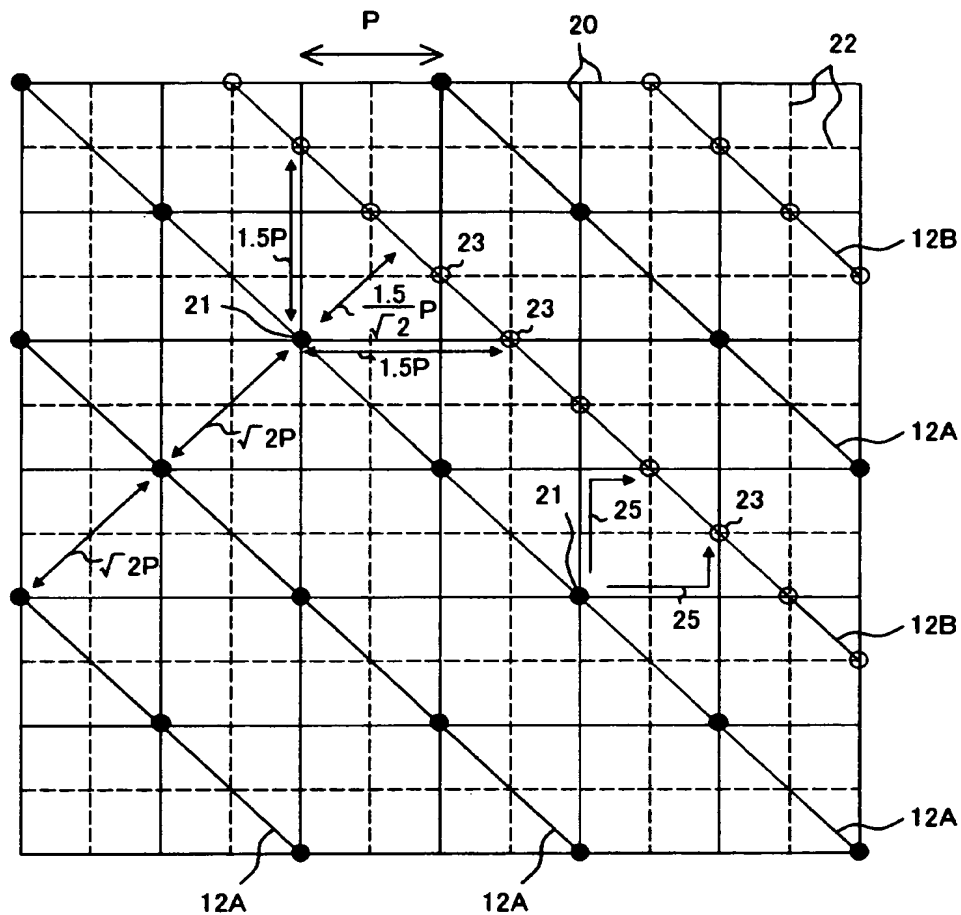


【図 18】



【図 19】

第2の実施の形態
斜め配線のレイアウトアーキテクチャ(変形例)



20: ——— 基準格子(スタンダードグリッド)

22: - - - - - 1/2格子(ハーフグリッド)

21: ● 基準格子の格子点

23: ○ 1/2格子の格子点

【書類名】

要約書

【要約】**【課題】** 斜め配線の配線密度を高くした半導体集積回路装置を提供する。

【解決手段】 複数の回路素子とそれらを接続する複数の配線とを有する半導体集積回路装置において、（１）第１の配線層に形成され、水平又は垂直に延び、第１の最小配線幅を有する直交配線と、（２）第１の配線層と異なる第２の配線層に形成され、直交配線に対して斜め方向に延び、第１の最小配線幅と同等の第２の最小配線幅を有する斜め配線と、（３）直交配線と斜め配線とが重なる点に形成され、直交配線と斜め配線とを接続し、第１または第２の配線幅以下のサイズを有するビアとを有する。そして、斜め配線又は直交配線のいずれか一方が、ビアが形成される位置に、配線幅が第１または第２の最小配線幅より拡大する拡大配線幅領域を有する。

【選択図】 図４

特願 2 0 0 3 - 1 8 1 1 0 8

出 願 人 履 歷 情 報

識別番号

[0 0 0 0 0 5 2 2 3]

1. 変更年月日

1 9 9 6 年 3 月 2 6 日

[変更理由]

住所変更

住 所

神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号

氏 名

富士通株式会社